



УДК 004.272.47

ТЕНДЕНЦИИ РАЗВИТИЯ ТЕХНОЛОГИИ ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ**TECHNOLOGY TRENDS OF COMPUTER ENGINEERING****А.В. Парфенов, С.М. Чудинов**
A.V. Parfenov, S.M. Chudinov*АО «НИИВК им. М.А. Карцева», Россия, 117437, Москва, ул. Профсоюзная, 108**НИИВК, 108 Profsoyuznaya St, Moscow, 117437, Russia**E-mail: parfyonov@ro.ru, chud35@yandex.ru*

Аннотация. В статье рассмотрены тенденции развития технологии вычислительной техники в направлениях: основные тенденции совершенствования элементной базы; границы пропорциональной миниатюризации микроэлектроники; тенденции развития суперкомпьютерных архитектур; отечественная многопроцессорная гетерогенная вычислительная платформа (МВП), кооперация в сфере вычислительной техники.

Resume. The article examines trends in the development of computer technology in the areas of technology: the main trends of improving the element base; border proportional to the miniaturization of microelectronics; trends in the development of supercomputer architectures; domestic multiprocessor heterogeneous computing platform (MCP), cooperation in the field of computer technology.

Ключевые слова: тенденция развития, вычислительная техника, элементная база, миниатюризация, архитектура, многопроцессорная вычислительная платформа, кооперация.

Keywords: the trend of development, computer technology, electronic components, miniaturization, architecture, multiprocessor computing platform, cooperation.

Основные тенденции совершенствования элементной базы

Принятая классификация современных технических средств вычислительной техники полностью основана на смене поколений элементной базы. В статье изложен общий темп эволюции аппаратных средств ЭВМ за минувшие четыре десятилетия и последнее поколение за 10 лет. Математическое обеспечение ЭВМ развивается более или менее синхронно с элементной базой, но оно значительно консервативнее, поскольку каждую новую модель ЭВМ стремятся сделать программно совместимой с ранее созданными. Разрабатываемые программные средства должны в максимальной степени сохранять накопленный математический потенциал. Однако качественные переходы в области программных средств всегда являлись следствием обновления элементной базы. В то же время смена поколений элементной базы охватывает все сферы технологии ее производства, включая оборудование. Главная причина такого развития элементной базы состоит том, что оно определяется изменением внутренней геометрии интегральных схем, что требует нового уровня общей культуры всего технологического производства. В рамках каждого поколения ЭВМ эволюция элементной базы также происходит этапами. Обычно новое «микрпоколение» созревает в недрах предыдущего и вытесняет его, достигая экономически рентабельного уровня серийного производства [Головкин Б.А., 1980].

Современная история вычислительной техники начинается с возникновения микроэлектроники. Дальнейшая эволюция — это прогрессирующее слияние технологии и конструирования, технологии и системотехники, технологии и прикладной математики. Иными словами, с ростом степени интеграции в единое кристаллическое устройство переходят все более высокие ранги проектирования и изготовления средств вычислительной техники. Результатом этих тенденций к настоящему времени явилось создание интегральных схем. Последнее достижение демонстрирует 8-ми ядерный Эльбрус-8С с технологическим процессом 28нм, тактовой частотой 1300 МГц, площадь кристалла 321 мм² и количество транзисторов в кристалле 2,73 млрд.

Миниатюризация и интеграция приборов сказывались на их основных параметрах: потребляемая мощность; энергетический фактор качества; задержка τ ; число выводов на корпус K



в стандартных приборах и в приборах с максимальным числом внешних контактов; цены основных серий, простейших, и наиболее сложных приборов.

Важная функциональная характеристика ИС — число внешних выводов. Схемотехнически его стремятся по возможности уменьшить, особенно в ИС ЗУ, где число выводов почти не растет, несмотря на повышение степени интеграции. Однако в процессорных элементах число необходимых выводов находится в явной зависимости от степени интеграции, и прогресс технологии измеряется числом выводов на корпус.

Существует единственный показатель, инвариантный по отношению даже к самым радикальным усовершенствованиям и усложнениям технологии, — цена одного кристалла (точнее, корпусированной ИС). Этот показатель остается неизменным и различается только для приборов разного уровня (простейших и более сложных). Причина этого достаточно проста: именно экономический фактор — главная движущая сила развития микроэлектроники; ни один кристалл не может завоевать широкого рынка сбыта, пока его цена остается существенно превышающей установившиеся для более ранних моделей значения. Соответственно цена одного транзистора в составе ИС находится в строгой обратной зависимости от степени интеграции.

В сфере ЭВМ имеется совершенно аналогичная закономерность: диапазон стоимости ЭВМ данного класса остается неизменным во времени, хотя производительность машин со временем возрастает на порядки. Изменение номенклатуры и стоимости ЭВМ определяет: число кристаллов k , относительная стоимость и расширение номенклатуры ЭВМ с ростом степени интеграции — однокристалльные, микроЭВМ, миниЭВМ, среднего класса, большие, суперЭВМ, многомашинные комплексы, распределенные сети; рост аппаратной сложности ЭВМ; относительная стоимость аппаратных и программных средств в среднем по всем ЭВМ, в персональных ЭВМ профессионального назначения, в аппаратуре с встраиваемыми микроЭВМ; аппаратные средства, программные; относительная стоимость расчета сложных моделей на различных ЭВМ с сохранением алгоритма и при совершенствовании алгоритма на одной и той же ЭВМ. Обратное утверждение столь же справедливо: класс машины формально определяется ее стоимостью. Номенклатура ЭВМ многократно расширилась благодаря росту интеграции. По мере роста надежности и снижения габаритных размеров элементов, усовершенствования методов монтажа верхнее предельное число кристаллов в системе увеличилось на два порядка.

Обратимся теперь к собственным показателям производительности ЭВМ: t — время такта суперЭВМ и микропроцессоров; B — быстродействие суперЭВМ, максимальное быстродействие микропроцессоров и однопроцессорных ЭВМ по [Головкин Б.А., 1980]; N — емкость оперативной памяти суперЭВМ и однопроцессорных ЭВМ максимальной производительности; R — рост разрядности микропроцессоров.

При этом будем по возможности сопоставлять две предельные ветви вычислительной техники — супер-ЭВМ, которые проектируются на предельно быстрых для своего времени элементах и содержат максимально возможное число таких элементов сравнительно невысокой степени интеграции, и микропроцессор — один кристалл максимальной степени интеграции.

К сказанному следует добавить, что асинхронно с формальными показателями прогресса микроэлектроники — ростом быстродействия и степени интеграции элементов — имеется скрытая тенденция функциональной интеграции — перевода в кристалл цифро-аналоговых, аналого-цифровых и множества специализированных функций и постепенной «вторичной» интеграции гетерогенных по своим функциям устройств в одном кристалле сверхбольших ИС.

Можно заключить, что основные тенденции сохраняются не только качественно, но и количественно. Однако механизм эволюции претерпевает серьезные изменения. Если ее начало было связано исключительно с уменьшением линейных размеров приборов, то продолжение сложившихся тенденций в будущем полностью определится развитием согласованного системного подхода к технологии и к проектированию элементной базы и аппаратных средств ЭВМ в целом.

Границы пропорциональной миниатюризации

Действие любой вычислительной системы основано на трех видах функций хранения, преобразование и обмен информацией. Для их реализации необходимы соответственно: элементы памяти, активные преобразующие элементы (в цифровых устройствах — логические вентили) и каналы связи. Очевидно, для реализации всех трех функций требуется внутрисхемная изоляция. В течение 20 лет, примерно до 1980 г., развитие микроэлектроники происходило в соответствии с принципом пропорциональной миниатюризации [Головкин Б.А., 1980].

Однако уже к концу 60-х годов начали сказываться, а в 70-х становились все более существенными многочисленные нелинейные эффекты: локальный пробой тонких слоев диэлектрика, поверхностные процессы рассеяния носителей заряда, электромиграция, явления, вызываемые «горячими электронами», и т. д. На протяжении двух-трех первых поколений ИС эти нежелательные явления удавалось компенсировать совершенствованием технологии материалов и



приборов, что и обеспечило жизнеспособность принципа пропорциональной миниатюризации. По мере приближения к микронному рубежу линейных размеров активной области транзисторов приобрели принципиальный характер: нелинейные эффекты, а также краевые явления рассеяния носителей, «короткий» и «узкий» каналы, насыщение скорости и изменение подвижности носителей и другие эффекты сильного поля. Это привело к радикальному изменению методики расчета и оптимизации приборов: линейные модели заменены двумерными, частично начинается переход к трехмерным моделям; аналитические методы решения уравнений заменяются численным моделированием на ЭВМ.

Нелинейные эффекты ограничивают миниатюризацию всех структурных элементов вычислительных систем. Однако, если в пассивных элементах нелинейные явления — лишь нежелательное побочное следствие миниатюризации, в активных они играют фундаментальную роль. Действительно, любая логическая функция нелинейна и ее реализация основана на нелинейных физических явлениях, которые возникают на границах раздела полупроводник—полупроводник (р-п- и гетеропереходы), металл — полупроводник, металл — полупроводник—диэлектрик и т. д. Реальные функции прибора определяются некоторой протяженной областью в окрестности границы того или иного типа, и принцип пропорциональной миниатюризации оправдывается до тех пор, пока ширина активной пограничной области мала по сравнению с абсолютными размерами прибора. Отсюда ясно, что характер ограничений размеров пассивных и активных элементов различен, и их надо рассматривать отдельно.

В той же степени, в какой физические явления обеспечивают реализацию информационных функций, технология обеспечивает реализацию необходимых физических структур и протекающих в них явлений. С точки зрения технологии существует принципиальное различие между топологическими размерами (т. е. геометрическими размерами элементов в плоскости интегральной схемы) и толщиной отдельных слоев структуры. Минимальный размер элементов топологического рисунка (минимальная ширина линий) служит абсолютным показателем уровня развития технологии и называется «проектной нормой». Ниже будем обозначать проектную норму символом l_0 , а минимальную толщину функциональных слоев (например, подзатворного диэлектрика, наиболее мелких р-п-переходов) d_0 . Эти параметры связаны соотношением $l_0 \approx 10d_0$, которое хорошо сохраняется с течением времени, несмотря на то, что проблемы минимизации топологических размеров и толщин существенно различны. Однако при любом подходе (с позиций нелинейных эффектов в приборах, принципов их проектирования или производства) развитие микроэлектроники можно разбить на следующие этапы:

1960-е годы: $l_0 \geq 5-7$ мкм; конструкторский подход к проектированию приборов; традиционные оптические методы фотолитографии и гидрохимические процессы формирования топологии;

1970-е годы: $7 \geq l_0 \geq 3$ мкм; учет отдельных пассивных (ухудшение параметров) и активных (взаимное влияние приборов) нелинейных эффектов при проектировании приборов и схем; разработка новых проекционных и квазиконтактных методов фотолитографии; переход к «сухой» технологии формирования топологии;

1980-е годы (с учетом имеющихся достижений и опубликованных планов фирм и предприятий): $3 \leq l_0 \leq 1,5$ мкм; переход к системным принципам проектирования, «сухой» литографии и низкотемпературным процессам синтеза структур, электронолито-графическому синтезу фотосаблонов;

1990-е годы: $1,5$ мкм $\geq l_0 \geq 0,5$ мкм; полностью системное проектирование; фотолитография достигает пределов и частично вытесняется в наиболее ответственных топологических слоях электронолитографией и рентгенолитографией;

2000-е годы: геометрические пределы миниатюризации элементов в серийном производстве; высокопроизводительные системы электронно- и рентгенолучевого синтеза топологии; проектирование элементов на квантово-оптическом уровне.

Развитие суперкомпьютерных архитектур

Основную задачу суперкомпьютерной отрасли можно сформулировать, как необходимость объединения большого числа вычислительных элементов для синхронизированной работы с общими данными — т.е. для решения научно-технических задач с использованием массового параллелизма. В 1990-е годы обсуждение развития суперкомпьютерных технологий велось в терминах выбора между двумя типами систем. SMP (Symmetric Multiprocessing) - архитектура многопроцессорных компьютеров, в которой два или более одинаковых процессоров подключаются к общей памяти и, следовательно, имели доступ к общим данным. Альтернативой была массивно-параллельная архитектура MPP (Massive Parallel Processing) — класс архитектур параллельных вычислительных систем, которые состоят из отдельных узлов, память которых физически разделена, и поэтому в процессе решения задачи необходим обмен данными между



узлами. В результате развития обе технологии перестали конкурировать и заняли каждая свое место в архитектуре современных суперкомпьютеров.

Технологические возможности наращивания производительности SMP-систем ограничены проблемой доступа к общей памяти. Однако развитие подобных устройств — современных многоядерных процессоров и графических процессоров (GPU) — проходит достаточно интенсивно. Ранее речь шла о десятках ядер, работающих с общими данными. Сегодня (с появлением GPU) речь идет уже о тысячах. В результате подобная многоядерная комбинация процессора и специального ускорителя образуют высокопроизводительный вычислительный элемент.

Дальнейший путь наращивания производительности — а сегодня это «путь к эксафлопсу» — лежит на следующем масштабном уровне объединения сотен тысяч отдельных вычислительных элементов (=узлов) в системы, содержащие миллионы вычислительных ядер. Для решения этой задачи решающим является использование адекватной коммутационной сети (интерконнекта), объединяющей систему в единое целое.

«Сердце» современного суперкомпьютера - коммутационная сеть (или интерконнект) проявляется на 3 уровнях:

- Оборудование и топология сети, т.е. принцип физического объединения узлов каналами обмена данными.
- Системное программное обеспечение, реализующее стандартные процедуры обмена данными (один-одному, один-всем, все-всем и т.п.)
- Алгоритмы параллельного решения математической задачи, основанные на указанном системном программном обеспечении.

Возможные варианты аппаратного оборудования сети можно с некоторой долей округления разделить на два класса:

- Объединение узлов коммутатором или единой шиной данных.
- Объединение узлов непосредственно друг с другом, коммутация осуществляется самими узлами.

По возможной топологии эти классы представлены соответственно следующими наиболее распространенными вариантами:

- Топология «толстое дерево»;
- Топологии типа «решетка» и «многомерный тор».

Топология является ключевым фактором, определяющим возможность роста (масштабирования) размера суперкомпьютера.

Общие потребности в эксафлопных вычислениях

Уровень и качество разрабатываемой продукции напрямую зависят от развития науки и технологий. Принципиальное повышение качества промышленной продукции в современных условиях может быть достигнуто лишь на основе внедрения технологии предсказательного моделирования как самих материалов, так и сложных технических систем в целом.

Выделяются следующие отрасли и области знаний требующие, в первую очередь, эксафлопных вычислений: фундаментальные исследования, ядерно-оружейный комплекс, машиностроение, материаловедение, атомная и традиционная тепловая энергетика, медицина и фармакология.

В таблице 1 приведены экспертные оценки производительности вычислительных систем, необходимых для разработки наукоемкой продукции. Уровень и качество разрабатываемой продукции напрямую зависят от развития науки и технологий.

Таблица
Table

**Оценки производительности вычислительных систем
Ratings Performance Computing Systems**

Область применения	2011 год	2015 год	2018 год
Высокотехнологические отрасли промышленности:			
- авиа-, судостроение	0.3 Пфлопс	3 Пфлопс	1 Эфлопс
- автомобилестроение	0.1 Пфлопс	1 Пфлопс	0.5 Эфлопс
- космическая отрасль	0.1 Пфлопс	2 Пфлопс	1 Эфлопс
Атомная энергетика	1 Пфлопс	100 Пфлопс	10-20 Эфлопс
Нефтегазовые отрасли	1 Пфлопс	100 Пфлопс	1-10 Эфлопс
Новые материалы на основе нанотехнологий	1 Пфлопс	100 Пфлопс	1-10 Эфлопс
Биотехнологии	1 Пфлопс	10 Пфлопс	1-2 Эфлопс

Применение супер-ЭВМ пета- и эксафлопного класса позволит использовать существенно более точные модели и приближения, повысить детализацию расчетов, проводить комплексное



моделирование в связной постановке с одновременным учетом различных физических процессов. Основные этапы построения суперэвм включают в себя: разработка и оптимизация архитектуры; разработка аппаратных компонентов; разработка системного программного обеспечения; разработка инструментального программного обеспечения. Средства реконфигурации топологии мультипроцессорных сред.

Задействование в составе процессоров и вычислительных модулей принципиально различных по дисциплине обработки MIMD и SIMD компонент (в перспективе возможно FPGA компонент) обуславливает необходимость оптимизации состава вычислителя, применяемого для выполнения заданного вычислительного процесса. Варьирование составом и производительностью MIMD и SIMD компонент позволяет, исходя из первичных свойств процесса, получить максимальное для заданных условий ускорение вычислений. В результате исследования необходимо разработать и реализовать средства анализа свойств вычислительного процесса и логической реконфигурации структуры вычислительных модулей, обеспечивающую наибольшее для заданных условий ускорение вычислений.

Реконфигурируемая гетерогенная вычислительная платформа с разнородной архитектурой

В последнее время в России все большее значение уделяется проблеме импортозамещения в области инновационных технологий и наукоемкой продукции. В связи с этим особое внимание направлено на создание отечественных образцов вычислительной техники, не уступающих по характеристикам зарубежным аналогам. При этом фундаментальными требованиями к аппаратным и программным средствам в таких случаях являются применение изделий отечественного производства, отвечающих тенденциям развития мировой электронной компонентной базы, обеспечение повышенной надежности при приемлемых затратах, а также своевременного выхода готовой продукции в серийное производство. Перечисленные требования определяют актуальность проблемы импортозамещения. Однако современное состояние отечественной радиоэлектронной отрасли позволяет говорить о том, что вычислительная компонентная база по ряду параметров (производительность, стоимость, выход годных изделий) все еще уступает своим зарубежным аналогам, а по ряду позиций аналоги вовсе отсутствуют. Разработчикам вычислительной техники в борьбе за конкурентоспособность создаваемых образцов приходится использовать импортные компоненты. В связи с этим проблема полного импортозамещения в короткие сроки при условии создания вычислительной техники современного уровня видится весьма затруднительной. Один из вариантов решения проблем импортозамещения лежит в разработке гетерогенных реконфигурируемых вычислительных платформ, в которых в составе одного блока можно использовать модули с разными архитектурами в различных конфигурациях. В такие вычислительные платформы могут входить микропроцессоры общего назначения (x86, Эльбрус, Байкал), графические процессоры, вычислительные модули на базе программируемых логических интегральных схем (ПЛИС). Создание проблемно-ориентированной конфигурации на базе такой платформы достигается за счет выбора и установки в вычислительную платформу необходимого набора модулей, исходя из максимальной эффективности выполнения алгоритмов. Применение модулей на базе отечественных и зарубежных процессоров в рамках одной вычислительной платформы определяет концепцию постепенного импортозамещения, следование которой позволит не только создавать аппаратуру современного уровня уже сейчас, но и стимулирует разработку отечественной элементной базы, аналоги которой на данный момент отсутствуют.

В рамках подхода постепенного импортозамещения в АО «НИИВК им. М.А. Карцева» совместно с ЗАО «НПФ «ДОЛОМАНТ» проводятся работы по созданию многопроцессорной гетерогенной вычислительной платформы (далее – МВП) с разнородной архитектурой.

Архитектура МВП

При создании МВП одной из целей, преследуемой разработчиками, являлось создание вычислительной платформы, удобной как для построения новых вычислительных систем под конкретную задачу пользователя, так и для применения в уже существующих вычислительных системах и комплексах в качестве вычислительного спецоборудования, призванного усовершенствовать последние. Это означало, что создаваемая платформа должна отвечать следующим требованиям: быть реконфигурируемой, масштабируемой и иметь возможность поддержки вычислительных средств различной архитектуры. Платформа, удовлетворяющая этим требованиям, способна стать основой для построения вычислительных систем широкого спектра применения, и в то же время в частных случаях, для построения вычислителей, нацеленных на конкретную прикладную задачу.

Для достижения поставленной цели, создаваемая МВП должна иметь модульную архитектуру, поддерживать процессоры с классической x86 архитектурой (Intel), графические



ускорители, ПЛИС, процессоры отечественного производства (Эльбрус, Байкал), а также иметь аппаратно-программные средства для обеспечения возможностей масштабирования.

В качестве прикладной проблемы разработчиками МВП была выбрана задача обработки информации в режиме жесткого реального времени, поступающей по каналам связи от разнородных специализированных информационных систем. Из опыта создания аналогичных вычислительных систем известно, что задачи обработки информации, получаемой с источников различного типа, являются наиболее ресурсоемкими с точки зрения требований, предъявляемых к вычислительным средствам. Исходя из этого, создаваемые вычислительные средства должны удовлетворять следующим принципам:

Распределенные вычисления: уход от централизованных вычислений с использованием одного хоста, использование множества независимых, равноправных вычислительных модулей различного функционального назначения, работающих с жесткой привязкой к временным меткам.

Конвейеризация: распределенные вычислительные модули строятся с применением конвейерных вычислений с минимизацией глубины конвейера.

Минимизация потоков обмена: применение алгоритмов работы вычислительных модулей, минимизирующих передачу данных между ними.

Организация структуры транзитных данных: использование алгоритмов реального времени, предполагающих пересечения большого количества коррелированных потоков данных «каждого с каждым» с жесткой привязкой к временным меткам. Результаты должны быть получены в жестко ограниченное время после окончания потока данных.

Величины потоков данных и сложность обработки делают невозможным решение задачи на централизованных системах передачи с единым управлением. Поэтому здесь создается сеть независимых вычислителей, работающих по принципу: «получил сам – поделился с ближним».

Синхронизация: привязка к временным меткам внешней синхронизации или несколько синхросерий, поступающих на вычислительные модули распределенной архитектуры. Без этого совместная распределенная обработка данных в канальном интервале невозможна.

Рассмотренные выше принципы построения реализуют концепцию создания многомодульной архитектуры, в которой одновременно несколько вычислительных модулей с разнородной архитектурой могут параллельно обрабатывать информационные потоки.

В основе создаваемой по заявленной концепции МВП лежит решение, позволяющее на одной шине объединять вычислительные модули на базе разнородных архитектур: x86, Эльбрус, ARM, модули на базе графических ускорителей, а также модули на базе ПЛИС. Это дает возможность более эффективной обработки больших объемов информации в режиме реального времени.

В качестве физической реализации был выбрана система, отвечающая требованиям полностью открытого модульного технологического стандарта CompactPCI Serial, где связь между модулями осуществляется через открытый стандарт PCI Express [Галаган П., 2015].

Под системой CompactPCI Serial подразумевается конструкция, состоящая из механических и электронных компонентов, таких как корпус с объединительной платой, блок питания, подсистема охлаждения, модули управления системой и т. д.

В состав выбранной системы CompactPCI Serial входит объединительная плата, содержащая 9 слотов для установки модулей высотой 3U. Один из этих слотов предназначен для установки модуля коммутации, остальные 8 слотов предназначены для установки абонентов внутренней локальной сети, каждый из которых соединен с системным коммутатором.

Такая архитектурная концепция построения МВП дает следующие преимущества:

- простота организации параллельной и конвейерной обработки данных;
- применение вычислительных модулей различных архитектур в составе одного блока в различных комбинациях;
- возможность масштабирования вычислительной производительности за счет объединения нескольких изделий МВП.

Возможность применения вычислительных модулей с различными архитектурами в рамках единой платформы позволяет создавать проблемно-ориентированные конфигурации МВП, повышая в целом эффективность выполнения алгоритмов на модулях графических ускорителей, ПЛИС или процессорах общего назначения. В частности, модули на базе графических ускорителей могут намного эффективнее модулей, построенных на базе процессоров общего назначения, справляться с операциями быстрого преобразования Фурье и вычислением обратных матриц высокого порядка, часто встречающихся в задачах радиолокации.

Как известно, одной из основных проблем в параллельных вычислительных системах реального времени является обеспечение своевременного обмена информацией между модулями. В случае, если интерфейс обмена является «узким» местом или как еще принято называть «бутылочным горлышком» при передаче информации, то система в целом будет считаться неэффективной и неспособной для решения задач реального времени. Применение шины PCI

Express третьего поколения позволяет достичь суммарной максимальной теоретической пропускной способности до 640 Гбит/с [Головкин Б.А., 1980].

Структурная схема МВП в базовой конфигурации приведена на рисунке 1.

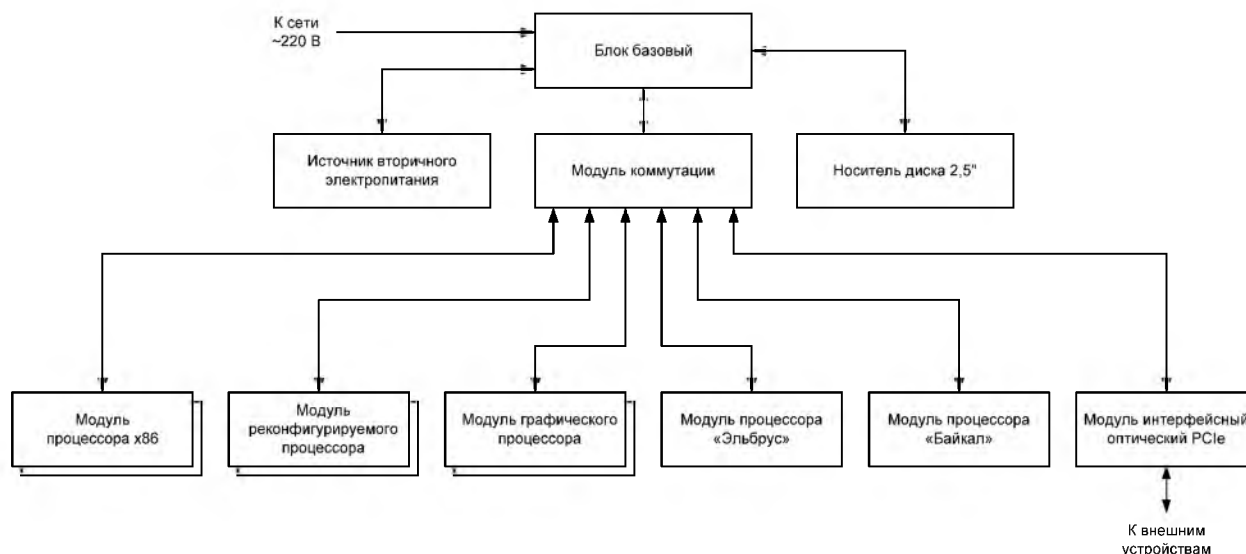


Рис. 1. Структурная схема МВП (базовая конфигурация)

Fig. 1. Block diagram of the MCP (basic configuration)

Для решения задач, где требуется высокая производительность, может использоваться конфигурация МВП, включающая модули с процессорами x86 архитектуры и модули графического процессора (рисунок 2).

В зависимости от конкретной прикладной задачи и требований, предъявляемых к системе, конфигурация системы может различаться. При этом в ряде случаев некоторые модули могут поставляться с системой в отдельных комплектах и устанавливаться в систему по мере необходимости.

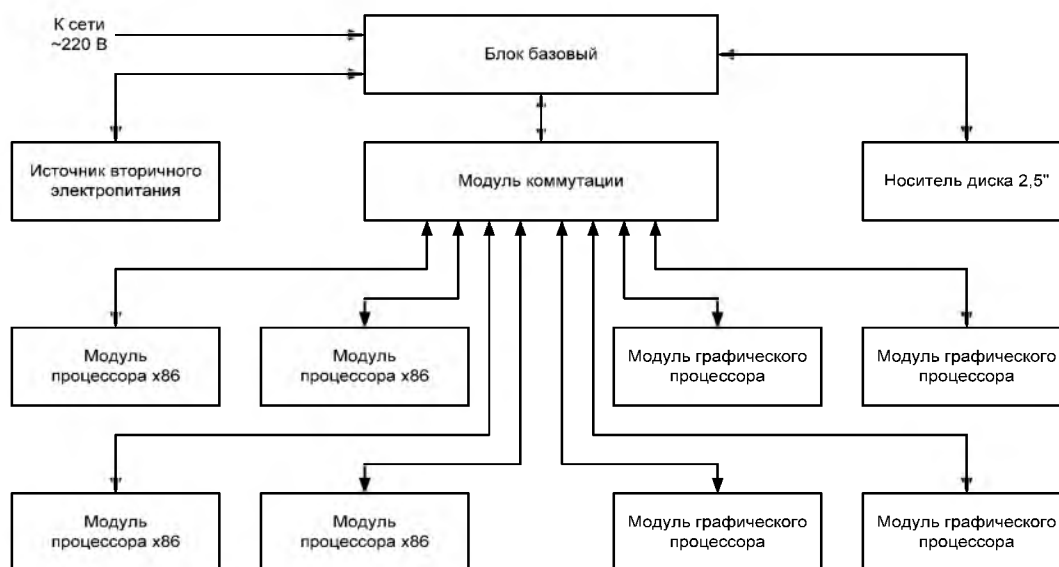


Рис. 2. Структурная схема МВП (конфигурация на базе модулей процессора x86 и модулей графического процессора)

Fig. 2. Block diagram of the MCP (configuration based on the x86 CPU modules and graphics processor units)

Таким образом, архитектура разрабатываемой платформы является гибкой и позволяет создавать проблемно-ориентированные конфигурации вычислительных систем, нацеленные на эффективное решение той или иной прикладной задачи.



Программное обеспечение МВП

Программное обеспечение МВП будет включать в себя общее программное обеспечение и общесистемное программное обеспечение (ПО).

В состав общего программного обеспечения будет входить ОС «Эльбрус», как рекомендованная разработчиком для процессорных модулей на базе процессоров с архитектурой «Эльбрус» и ОС «Astra Linux Special Edition» для работы с вычислительными модулями на базе процессоров x86 архитектуры, модулями графического ускорителя, а также модулями на базе ПЛИС.

ОС «Эльбрус» основана на базе ядра Linux 2.6.33 и обеспечивает многозадачный и многопользовательский режимы работы. Для нее разработаны особые механизмы управления процессами, виртуальной памятью, прерываниями, сигналами, синхронизацией, поддержка тегированными вычислениями.

В ОС «Эльбрус» реализована поддержка работы в режиме реального времени, для чего сделаны актуальные оптимизации в ядре и на базе стандартной библиотеки управления потоками вычислений и синхронизацией libpthread была создана оптимизированная библиотека elpthread. В ходе работы в реальном времени возможна установка различных режимов обработки внешних прерываний, планирования вычислений, обмена с дисковыми накопителями.

В состав ОС «Эльбрус» входят базовые средства поддержки интерфейса пользователей, средства, поддерживающие создание функционального программного обеспечения, средства поддержки графического пользовательского интерфейса, графические среды и библиотеки.

Основой ОС является библиотека Glibc – (GNU C Library) – свободно распространяемая библиотека C. Она обеспечивает системные вызовы и основные функции, такие как open, malloc, printf и т.д. Библиотека C используется для всех динамически скомпонованных программ.

Для поддержки программ, работающих в защищенном режиме, операционной системой используется компактная библиотека libmst, обеспечивающая функции работы с памятью и поддержку ввода-вывода на уровне базовой библиотеки libc.

В ядро операционной системы «Эльбрус» встроен комплекс средств защиты информации (КСЗИ) от несанкционированного доступа (НСД). Полное функционирование КСЗИ ОС «Эльбрус» обеспечивает требуемый уровень защиты информации от НСД. КСЗИ реализуется использованием системных вызовов, библиотек подпрограмм, конфигурированием системы.

ОС «Astra Linux Special Edition» предназначена для создания на ее основе автоматизированных систем в защищенном исполнении, обрабатывающих информацию со степенью секретности "совершенно секретно" включительно.

Разработанный и сертифицированный в системах сертификации средств защиты информации ФСБ России, ФСТЭК России и Минобороны России релиз «Смоленск» операционной системы Astra Linux Special Edition, предназначен для функционирования на средствах вычислительной техники с процессорной архитектурой x86-64.

К ключевым особенностям Astra Linux Special Edition по реализации требований безопасности информации относятся:

- механизм мандатного разграничения доступа, реализующий принятие решения о запрете или разрешении доступа субъекта к объекту принимается на основе типа операции (чтение/запись/исполнение), мандатного контекста безопасности, связанного с каждым субъектом, и мандатной метки, связанной с объектом;
- механизм изоляции модулей, основанный на страничном механизме защиты памяти, а также механизме трансляции виртуального адреса в физический.
- механизм очистки неиспользуемых блоков файловой системы непосредственно при их освобождении;
- механизм маркировки документов;
- механизм протоколирования, обеспечивающий надежную регистрацию событий с использованием специального сервиса;
- механизмы защиты информации в графической подсистеме и ряд других механизмов, нацеленных на эффективное использование системы с разграничением прав доступа.

В состав операционной системы входит объектно-реляционная СУБД PostgreSQL, в которой реализованы дискреционный и мандатный механизмы контроля доступа к защищаемым ресурсам БД.

В основе мандатного механизма разграничения доступа лежит управление доступом к защищаемым ресурсам БД на основе иерархических и неиерархических меток доступа. Это позволяет реализовать многоуровневую защиту с обеспечением разграничения доступа пользователей к защищаемым ресурсам БД и управление потоками информации. В качестве иерархических и неиерархических меток доступа при использовании СУБД используются метки конфиденциальности или метки безопасности операционной системы.

Основные компоненты операционной системы



Программный комплекс организации домена безопасности (единого пространства пользователей и ресурсов локальной вычислительной сети):

- средства разработки;
- терминальный сервер;
- контроль целостности операционной системы;
- аудит и журналирование событий;
- система разграничения доступа к внешним устройствам;
- средства резервного копирования и восстановления;
- FLY - графическая система и полнофункциональный рабочий стол.

Программирование МВП может осуществляться на языках программирования C/C++ и Fortran.

В качестве инструментария общесистемного ПО для разработки прикладного программного обеспечения можно выделить:

- оптимизирующий компилятор;
- отладчик;
- профилировщик;
- набор библиотек поддержки;
- оптимизированная математическая библиотека;
- библиотека MPI;
- программные технологии взаимодействия с модулями на основе графических ускорителей (технологии CUDA, OpenCL, DirectCompute, C++ Accelerated Massive Parallelism, библиотека Thrust).

Кооперация в сфере высоких технологий

Сложившийся в обществе технологический уклад, опирающийся на достижения в области микроэлектроники, информатики, новых видов энергии, материалов, мобильной связи, Интернета, повлек за собой переход от разрозненных научных сообществ, научно-исследовательских институтов, конструкторских бюро, производственных предприятий к связанным друг с другом крупным и мелким компаниям, соединенным информационной сетью, которые осуществляют тесное взаимодействие в области технологий, исследований, разработок, производства, контроля качества продукции. Это выразилось в объединении научно-технических и производственных предприятий в корпорации, концерны, холдинговые группы с участием ведущих университетов России. Таким образом, при сохранении организациями определенной самостоятельности и независимости это создает условия для повышения конкурентоспособности на рынке высокотехнологичного оборудования.

Заключение

Представлены закономерности и тенденции развития технологии вычислительной техники, современные предложения в рамках импортозамещения по созданию отечественных высокопроизводительных гетерогенных вычислительных платформ с процессорными модулями разной архитектуры, сформулированы предложения в сфере реализации высоких технологий.

Список литературы References

- Головкин Б.А. 1980. Параллельные вычислительные системы. Москва. «НАУКА» Главная редакция физико-математической литературы.
- Golovkin B.A. 1980. Parallel Computing System. Moscow. "SCIENCE" Home edition of Physical and mathematical literature.
- VLSI Architecture. 1983. By B. Randell, P. C. Treleaven. Reston: 426.
- Галаган П. 2015. Платформа ГРИФОН для решения задач встраиваемых систем специального назначения. Производственно-практический журнал «СТА» (Современные технологии автоматизации). 4'2015 (77): 16-23.
- Galagan P. 2015. GRIFON platform to meet the challenges of embedded systems for special applications. Industrial and practical journal "СТА" (Modern automation technology). 4'2015 (77): 16-23.